



PATENT ABSTRACTS OF JAPAN

(11) Publication number: **07058134 A**(43) Date of publication of application: **03.03.95**

(51) Int. Cl.

H01L 21/52**H01L 21/60****H01L 31/02**(21) Application number: **05161606**(22) Date of filing: **30.06.93**(71) Applicant: **MATSUSHITA ELECTRIC WORKS LTD**(72) Inventor: **SUMI SADAYUKI
TAKAMI SHIGENARI**(54) **SEMICONDUCTOR DEVICE AND DEVICE AND METHOD FOR MOUNTING SAME**

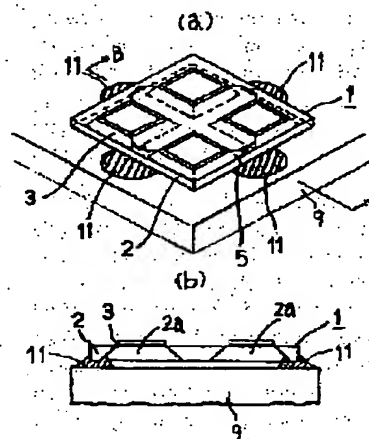
detecting device 1) can be prevented.

COPYRIGHT: (C)1995,JPO

(57) Abstract:

PURPOSE: To provide a semiconductor device which can prevent the deterioration of characteristics of a three-dimensionally precisely processed chip, such as the infrared detecting chip, by eliminating the creeping up of an excessive amount of die bonding paste to the chip, the structure of its mounting device, and its mounting method.

CONSTITUTION: In a semiconductor device in which a chip-like semiconductor device (infrared detecting device 1) is mounted on a substrate 9 with die bonding paste 11, the paste 11 is locally arranged near the bottoms of the wire bonding pads 5 of the semiconductor device (infrared detecting device 1) at the mounting position of the semiconductor device (infrared detecting device 1). Therefore, the semiconductor device (infrared detecting device 1) can be mounted by using the conventional die bonder without deteriorating the performance of the semiconductor device (infrared detecting device), because the adhesion of an excessive amount of paste 11 to the semiconductor device (infrared



(51) Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 L 21/52	G	7376-4M		
21/60	3 0 1 D	6918-4M		
31/02		7630-4M	H 0 1 L 31/ 02	A
審査請求 未請求 請求項の数 3 O L (全 9 頁)				

(21) 出願番号 特願平5-161606

(22) 出願日 平成5年(1993)6月30日

(71) 出願人 000005832

松下電工株式会社

大阪府門真市大字門真1048番地

(72) 発明者 角 貞幸

大阪府門真市大字門真1048番地松下電工株式会社内

(72) 発明者 高見 茂成

大阪府門真市大字門真1048番地松下電工株式会社内

(74) 代理人 弁理士 佐藤 成示 (外1名)

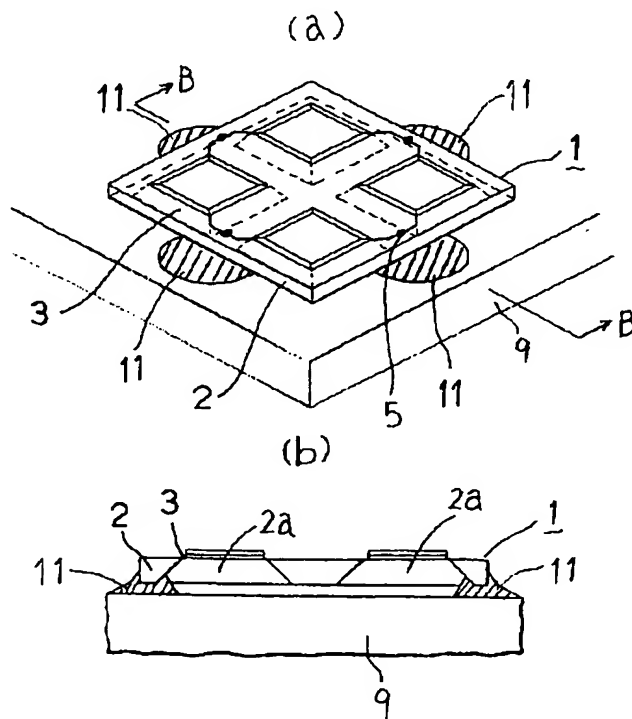
(54) 【発明の名称】 半導体装置及びその実装装置及びその実装方法

(57) 【要約】

【目的】 赤外線検出素子等の三次元微細加工素子チップへの余分なダイボンドペーストの這い上がりを無くし、素子特性の低下を防止することができる半導体装置及びその実装装置の構造と、その半導体装置の実装方法を提供する。

【構成】 チップ状の半導体素子（赤外線検出素子1）をダイボンドペースト11を介して基板9上に実装した半導体装置において、前記ダイボンドペースト11を、前記基板9上の前記半導体素子（赤外線検出素子1）の実装位置に局部的に、少なくとも前記半導体素子（赤外線検出素子1）のワイヤボンディングパッド5の下方位置近傍に配置した。

【効果】 半導体素子（赤外線検出素子1）への余分なダイボンドペースト11の付着が防止できるので、半導体素子（赤外線検出素子1）の性能を損なうことなく、従来のダイボンダを用いて半導体素子（赤外線検出素子1）の実装を行うことができる。



【特許請求の範囲】

【請求項1】 チップ状の半導体素子をダイボンドペーストを介して基板上に実装した半導体装置において、前記ダイボンドペーストが前記基板上の前記半導体素子の実装位置に局所的に、少なくとも前記半導体素子のワイヤボンディングパッドの下方位置近傍に配置されていることを特徴とする半導体装置。

【請求項2】 チップ状の半導体素子をダイボンドペーストを介して基板上に実装する半導体装置の実装装置において、前記ダイボンドペーストを前記基板上の前記半導体素子の実装位置に局所的に、少なくとも前記半導体素子のワイヤボンディングパッドの下方位置近傍に供給することを特徴とする半導体装置の実装装置。

【請求項3】 チップ状の半導体素子をダイボンドペーストを介して基板上に実装する半導体装置の実装方法において、前記ダイボンドペーストを前記基板上の前記半導体素子の実装位置に局所的に、少なくとも前記半導体素子のワイヤボンディングパッドの下方位置近傍に供給して実装を行うことを特徴とする半導体装置の実装方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、半導体素子、特に、センサー素子などの三次元微細加工素子チップを実装した半導体装置及びその実装装置及びその実装方法に関するものである。

【0002】

【従来の技術】 本願発明は、チップ状の半導体素子、特に、センサー素子などの三次元微細加工素子チップを実装した半導体装置及びその実装装置及びその実装方法に関するものである。まず、その半導体装置に実装する半導体素子として赤外線検出素子を例にとり図3に基づき説明する。図において、(a)は斜視図、(b)はA-A断面図である。1は半導体素子である赤外線検出素子、2は略正方形平板状の半導体基板、3は半導体基板1上に形成された熱絶縁膜、4は熱絶縁膜3上に形成され、赤外線を感知する略正方形平板状のサーミスタ、5はボンディングワイヤが接合されるボンディングパッド、6はサーミスタ3とボンディングパッド5を接続する電極、2aはサーミスタ3の下方に形成された略四角錐台状の空隙部である。サーミスタ4の下方の半導体基板部分は除去されて空隙部2aが形成されている。このように構成することによって、サーミスタ4は熱絶縁膜3にしか接しなくなるので、赤外線を吸収してサーミスタ4で発生した熱が伝導によって逃げにくくなり、赤外線検出の感度を高めることができる。

【0003】 次に、従来、チップ状の半導体素子を基板（ステム）に実装するダイボンド工程で使用されていた実装装置（ダイボンダ）の一例を図5に示す。但し、基板を搬送する搬送ステージ及びその周辺部分と、ダイボ

ンドペーストを供給する装置の部分のみを示すこととし、その他の部分については、図示及びその説明を省略する。

【0004】 図5において、7はチップ状の赤外線検出素子を実装する基板を搬送する搬送ステージで、その搬送ステージ7の上面には長尺状のキャリアフィルム8が張り付けられており、そのキャリアフィルム8上には、長手方向に規則的に基板9が配置されている。

【0005】 一方、ダイボンドペーストを供給する装置の部分は、円板状で上面に平面視略O字状の溝10aが形成されたエポキシテーブル10と、そのエポキシテーブル10の溝10a内に溜められたダイボンドペースト11と、そのエポキシテーブル10の溝10aの底面との間に一定間隙が形成されるように配置された略四角錐台状のスキージ12と、搬送ステージ7上の基板9とエポキシテーブル10間を移動するホルダー13と、そのホルダー13の先端に取り付けられ、ダイボンドペースト11を基板9上に転写する転写ピン14から構成されている。ホルダー13は、搬送ステージ7上の基板9とエポキシテーブル10間を移動できるように、水平及び垂直方向に移動可能に構成されている。また、円板状のエポキシテーブル10は、その中心軸回りに回転可能に構成されている。

【0006】 転写ピン14の例を図6に示す。(a)は正面図、(b)は下面図である。図に示す例では、直方体状の台部14aの底面に平面視略四角形の板状の転写部14bが形成されており、その転写部14bの平坦な底面14cがダイボンドペーストを付着させる面となるように構成されている。

【0007】 以上のように構成された実装装置のボンディングペースト供給動作について図7に基づき説明する。図において、9は赤外線検出素子を実装する基板、10はダイボンドペーストを溜めておくためのエポキシテーブル、11はダイボンドペースト、12はエポキシテーブル10の溝10a内に溜められたダイボンドペースト11の表面を平坦化するスキージ、14は転写ピンで、基板9とエポキシテーブル10と転写ピン14については、それぞれの中央部での断面を示している。

【0008】 まず、エポキシテーブル10を回転し、エポキシテーブル10の平面視略O字状の溝10a内に溜められたペースト状のダイボンドペースト11は、スキージ12によってその表面が平坦化され、溝11a内で所定の深さになる。次に、転写ピン14の底面12cに、ダイボンドペースト11が付着するように図5に示したホルダー13が移動する。その後、ホルダー13が基板9上に移動して転写ピン10の底面12cに付着したダイボンドペースト11が基板9上のチップ実装位置に転写される。その転写されたダイボンドペースト11上に赤外線検出素子のチップが配置された後、加熱処理が行われて基板9への赤外線検出素子の実装が完了す

る。

【0009】上記に示したダイボンドの転写ピン14の転写面である底面14cは平坦であり、赤外線検出素子のチップ底面のほぼ全面にダイボンドペーストを塗布して基板9と接合していた。これは、通常のICチップをダイボンドする場合は、ICチップの裏面が電極を構成しており、基板と電気的接続を取らなければならなかったり、ICチップの放熱性を高める必要性が合ったからである。

【0010】

【発明が解決しようとする課題】上記に示したような従来の実装装置（ダイボンド）を用いて、図4に示した赤外線検出素子1をダイボンディングする場合の問題点を図8に基づいて説明する。（a）は基板9上のダイボンドペースト転写位置を示す平面図で、図6に示した転写ピン14を用いた場合、略正方形状に示された赤外線検出素子の実装領域15に対し、その領域の略全域にダイボンドペースト11が塗布されることを示したものである。（b）は基板9上に塗布されたダイボンドペースト11上に赤外線検出素子1を配置した状態を示す断面図である。（b）に示すように、実装領域15の略全域にダイボンドペースト11を塗布した場合、赤外線検出素子1の空隙部2aから熱絶縁膜3にまでダイボンドペースト11の這い上がりが発生するため、赤外線を吸収することによってサーミスタ4で発生した熱がダイボンドペースト11を介して基板9に逃げやすくなってしまうため素子感度の低下を招いていた。

【0011】本発明は、上記問題点に鑑みなされたもので、その目的とするところは、赤外線検出素子等の三次元微細加工素子チップへの余分なダイボンドペーストの這い上がりを無くし、素子特性の低下を防止することができる半導体装置及びその実装装置の構造と、その半導体装置の実装方法を提供することにある。

【0012】

【課題を解決するための手段】上記課題を解決するため、請求項1記載の半導体装置は、チップ状の半導体素子をダイボンドペーストを介して基板上に実装した半導体装置において、前記ダイボンドペーストが前記基板上の前記半導体素子の実装位置に局所的に、少なくとも前記半導体素子のワイヤボンディングパッドの下方位置近傍に配置されていることを特徴とするものである。

【0013】請求項2記載の半導体装置の実装装置は、チップ状の半導体素子をダイボンドペーストを介して基板上に実装する半導体装置の実装装置において、前記ダイボンドペーストを前記基板上の前記半導体素子の実装位置に局所的に、少なくとも前記半導体素子のワイヤボンディングパッドの下方位置近傍に供給することを特徴とするものである。

【0014】請求項4記載の半導体装置の実装方法は、チップ状の半導体素子をダイボンドペーストを介して基

板上に実装する半導体装置の実装方法において、前記ダイボンドペーストを前記基板上の前記半導体素子の実装位置に局所的に、少なくとも前記半導体素子のワイヤボンディングパッドの下方位置近傍に供給して実装を行うことを特徴とするものである。

【0015】

【作用】図3に示すように、基板上において、実装する赤外線検出素子のワイヤボンディングパッドの下方位置にのみダイボンドペーストを局所的に供給してダイボンディングすることによって、赤外線検出素子への余分なダイボンドペーストの這い上がりを防止することができる。赤外線検出素子のワイヤボンディングパッド位置では、赤外線検出素子と基板間にダイボンドペーストが介在するため、ワイヤボンディングの際、赤外線検出素子のワイヤボンディングパッド位置にかかる外力によって赤外線検出素子のチップが割れることもない。また、ワイヤボンディングパッド位置にかかる超音波エネルギーを拡散させてしまうことがないためワイヤボンディング不良を招くこともない。

【0016】

【実施例】図3に示した赤外線検出素子のような三次元微細加工素子は、チップ裏面で基板と電気的接続を得る必要がなく、放熱する必要もないのでチップ裏面全面にダイボンドペーストを塗布する必要がない。しかし、ダイボンド工程後のワイヤボンディング工程では、ワイヤボンディング時の超音波エネルギーの拡散を防止すると共にチップの破損を防止するため、チップのボンディングパッド位置では、赤外線検出素子はダイボンドペーストにて基板と接着され、支持されていることが必要である。また、センサー素子等の多くの三次元微細加工素子はCAN封止されるが、この場合、チップ周辺を完全に樹脂封止する場合に比べ、耐振動性が問題となり重要な評価項目となるので、この耐振動性の試験に耐え得るダイボンド強度も必要である。

【0017】図3に示した赤外線検出素子の場合、これらの条件を満たすためには、図1に示すようにしてダイボンディングを行えばよい。（a）は赤外線検出素子のワイヤボンディングパッドの下方位置にのみ局所的にダイボンドペーストを塗布して赤外線検出素子を基板に実装した状態を示す斜視図である。本願発明の半導体装置は、チップ状の半導体素子と基板を接合するダイボンドペーストの位置に特徴を有するものである。図において、赤外線検出素子1は、基板9上にダイボンドペースト11を介して接合されているが、ダイボンドペースト11は、赤外線検出素子1の外周の4辺のそれぞれの中央近傍に形成されたワイヤボンディングパッド5の下方の基板上にのみ、平面視略円形状に供給されている。

（b）はB-B断面図で、赤外線検出素子1は基板9上に局所的に供給されたダイボンドペースト11によって基

板9に接合されているが、赤外線検出素子1の空隙部2aへのダイボンドペースト11の余分な這い上がりは発生していない。(c)は赤外線検出素子1の実装位置15に対するダイボンドペースト11の塗布位置を示した平面図である。このようにダイボンドペースト11の塗布位置を限定することによって、(b)に示すように、赤外線検出素子1の空隙部2aに対するダイボンドペースト11の余分な這い上がりを防止することができる。この場合、赤外線検出素子1の実装位置15に対して、(c)に示すような位置にダイボンドペースト11を塗布すればよいことになる。

【0018】図1(c)に示した位置にダイボンドペーストを転写する場合の転写ピンの一例を図2に示す。

(a)は転写ピンの正面図、(b)は下面図である。直方体状の転写ピン16の底面には、基板のダイボンドペースト塗布位置(赤外線検出素子のワイヤボンディングパッド位置)に対応した位置に、略直方体状の突起17が形成されており、その突起17の底面17aがダイボンドペーストを付着させる転写面となるように構成されている。

【0019】図2に示した転写ピン16を取り付けた実装装置(ダイボンダ)のボンディングペースト供給動作について図3に基づき説明する。従来例と同構成については同符号を付すこととする。エポキシテープ10が回転すると、エポキシテープ10の溝11a内に溜められたダイボンドペースト11は、スキージ12によってその表面が平坦化され、溝11a内で所定の深さになる。次に、ホルダー13の先端に取り付けられた転写ピン16底面の突起17の底面17a及び側面の一部にのみダイボンドペースト11が付着するようにホルダー13が移動する。その後、ホルダー13は基板9上に移動して、転写ピン16底面の突起17に付着したダイボンドペースト11を基板9上のチップ実装位置に転写する。

【0020】以上のように、図2に示したような転写ピンを取り付けた実装装置を用いて、上記のようにダイボンドペーストを転写することによって、図1(c)に示した塗布位置にダイボンドペーストを局所的に供給することができる。

【0021】なお、転写ピンの形状は、実施例に限定されず、チップ形状に応じて変えればよい。また、実施例では、ダイボンドペーストは転写ピンにより基板上に供給されたがディスペンサー等により供給することもできるので、実装装置の構成及びその実装方法は実施例に限定されるものではない。

【0022】

【発明の効果】以上のように、本願発明の半導体装置及びその実装装置及び実装方法によれば、素子チップへの余分なダイボンドペーストの付着が防止できるので、セ

ンサー素子等の三次元微細加工素子チップの性能を損なうことなく、従来のダイボンダを用いてチップの実装を行うことができる。

【図面の簡単な説明】

【図1】本願発明に係る半導体装置の半導体素子実装状態を示す内部構造図であり、(a)は斜視図、(b)はB-B断面図である。

【図2】本願発明に係る半導体装置における基板のダイボンドペースト塗布位置を示す平面図である。

【図3】本願発明に係る実装装置の転写ピンの一例を示す構造図で、(a)は正面図、(b)は下面図である。

【図4】本願発明に係る実装方法を示す工程図である。

【図5】本願発明に係る半導体装置に実装する半導体素子の一例を示す構造図である。(a)は斜視図、(b)はA-A断面図である。

【図6】本願発明に係る実装装置の概略構成を示す斜視図である。

【図7】従来の実装装置の転写ピンの一例を示す構造図で、(a)は正面図、(b)は下面図である。

【図8】従来の実装方法を示す工程図である。

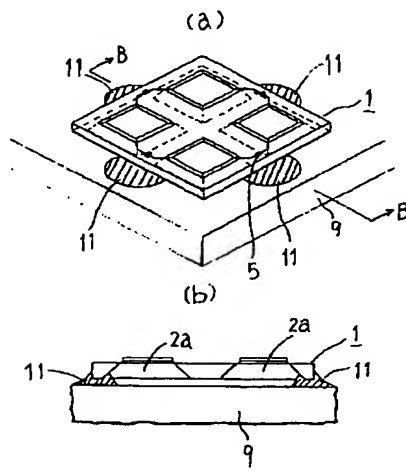
【図9】従来の半導体装置における基板のダイボンドペースト塗布位置を示す平面図である。

【図10】従来の半導体装置の半導体素子実装前後の状態を示す断面図であり、(a)は実装前の状態、(b)は実装後の状態を示すものである。

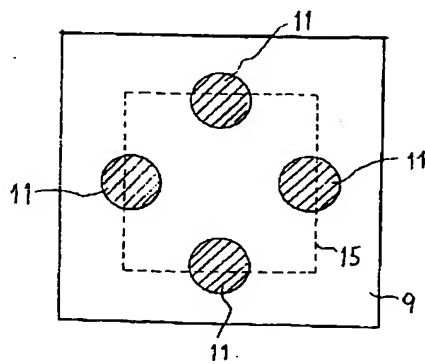
【符号の説明】

- | | |
|-----|--------------|
| 1 | 赤外線検出素子 |
| 2 | 半導体基板 |
| 2a | 空隙部 |
| 3 | 熱絶縁膜 |
| 4 | サーミスタ |
| 5 | ワイヤボンディングパッド |
| 6 | 電極 |
| 7 | 搬送ステージ |
| 8 | キャリアフィルム |
| 9 | 基板 |
| 10 | エポキシテープ |
| 10a | 溝 |
| 11 | ダイボンドペースト |
| 12 | スキージ |
| 13 | ホルダー |
| 14 | 転写ピン |
| 14a | 台部 |
| 14b | 転写部 |
| 14c | 底面 |
| 15 | 実装領域 |
| 16 | 転写ピン |
| 17 | 突起 |
| 17a | 底面 |

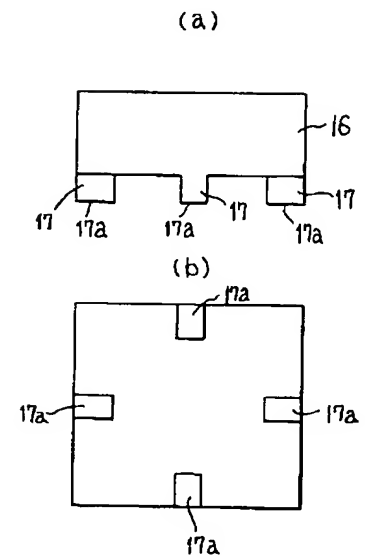
【図1】



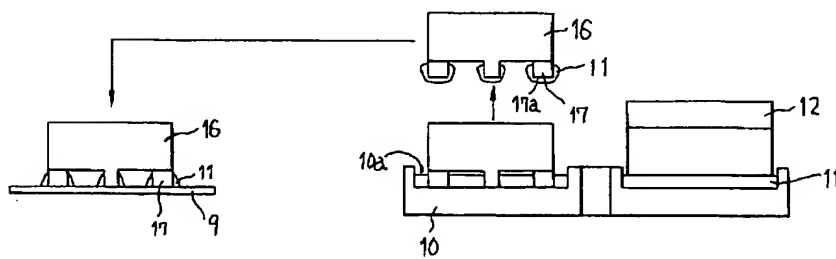
【図2】



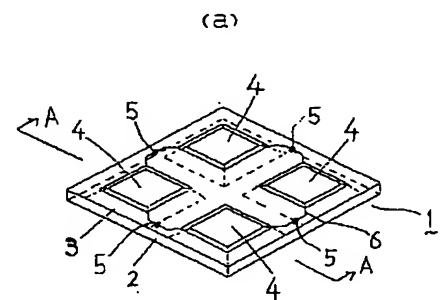
【図3】



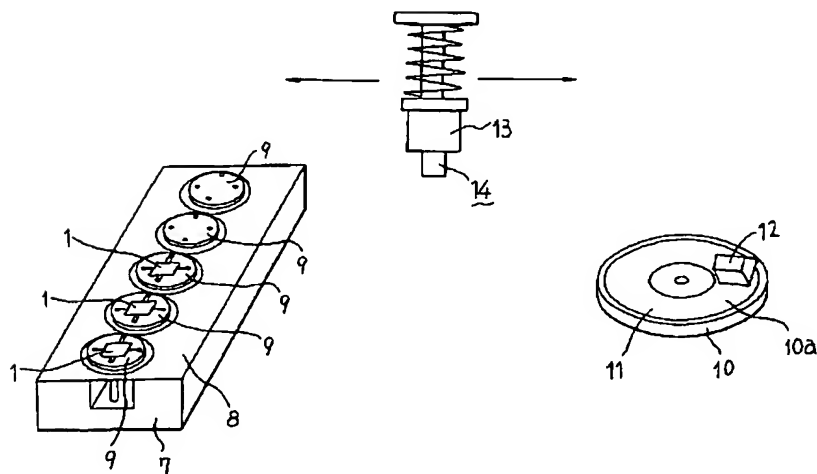
【図4】



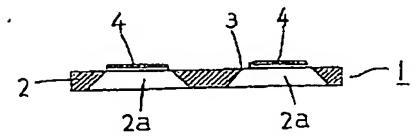
【図5】



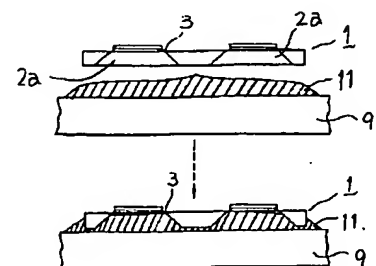
【図6】



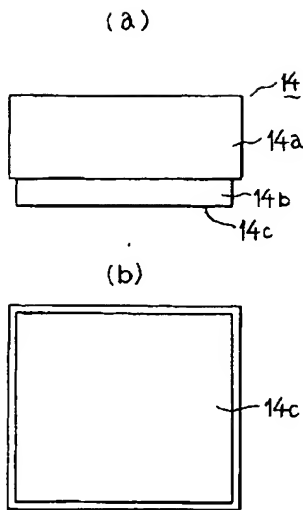
(b)



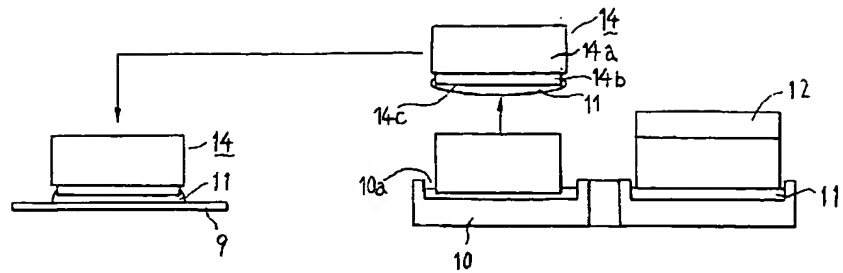
【図10】



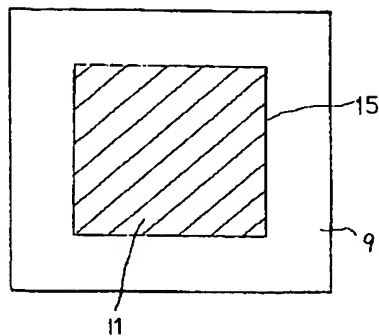
【図7】



【図8】



【図9】



【手続補正書】

【提出日】平成5年9月2日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0002

【補正方法】変更

【補正内容】

【0002】

【従来の技術】本願発明は、チップ状の半導体素子、特に、センサー素子などの三次元微細加工素子チップを実装した半導体装置及びその実装装置及びその実装方法に関するものである。まず、その半導体装置に実装する半導体素子として赤外線検出素子を例にとり図5に基づき説明する。図において、(a)は斜視図、(b)はA-A断面図である。1は半導体素子である赤外線検出素子、2は略正方形平板状の半導体基板、3は半導体基板1上に形成された熱絶縁膜、4は熱絶縁膜3上に形成され、

赤外線を検知する略正方形平板状のサーミスタ、5はボンディングワイヤが接合されるボンディングパッド、6はサーミスタ4とボンディングパッド5を接続する配線、2aはサーミスタ4の下方に形成された略四角錐台状の空隙部である。サーミスタ4の下方の半導体基板部分は除去されて空隙部2aが形成されている。このように構成することによって、サーミスタ4は熱絶縁膜3にしか接しなくなるので、赤外線を吸収してサーミスタ4で発生した熱が伝導によって逃げにくくなり、赤外線検出の感度を高めることができる。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0003

【補正方法】変更

【補正内容】

【0003】次に、従来、チップ状の半導体素子を基板

(ステム)に実装するダイボンド工程で使用されていた実装装置(ダイボンダ)の一例を図6に示す。但し、基板を搬送する搬送ステージ及びその周辺部分と、ダイボンドペーストを供給する装置の部分のみを示すこととし、その他の部分については、図示及びその説明を省略する。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0004

【補正方法】変更

【補正内容】

【0004】図6において、7はチップ状の赤外線検出素子を実装する基板を搬送する搬送ステージで、その搬送ステージ7の上面には長尺状のキャリアフィルム8が治具により固定されており、そのキャリアフィルム8上には、長手方向に規則的に基板9が配置されている。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0006

【補正方法】変更

【補正内容】

【0006】転写ピン14の例を図7に示す。(a)は正面図、(b)は下面図である。図に示す例では、直方体状の台部14aの底面に平面視略四角形の板状の転写部14bが形成されており、その転写部14bの平坦な底面14cがダイボンドペーストを付着させる面となるように構成されている。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0007

【補正方法】変更

【補正内容】

【0007】以上のように構成された実装装置のボンディングペースト供給動作について図8に基づき説明する。図において、9は赤外線検出素子を実装する基板、10はダイボンドペーストを溜めておくためのエポキシテーブル、11はダイボンドペースト、12はエポキシテーブル10の溝10a内に溜められたダイボンドペースト11の表面を平坦化するスキージ、14は転写ピンで、基板9とエポキシテーブル10と転写ピン14については、それぞれの中央部での断面を示している。

【手続補正6】

【補正対象書類名】明細書

【補正対象項目名】0008

【補正方法】変更

【補正内容】

【0008】まず、エポキシテーブル10を回転させると、エポキシテーブル10の平面視略O字状の溝10a内に溜められたペースト状のダイボンドペースト11は、スキージ12によってその表面が平坦化され、溝1

1a内で所定の深さになる。次に、転写ピン14の底面14cに、ダイボンドペースト11が付着するように図6に示したホルダー13が移動する。その後、ホルダー13が基板9上に移動して転写ピン14の底面14cに付着したダイボンドペースト11が基板9上のチップ実装位置に転写される。その転写されたダイボンドペースト11上に赤外線検出素子のチップが配置された後、加熱処理が行われて基板9への赤外線検出素子の実装が完了する。

【手続補正7】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正内容】

【0009】上記に示したダイボンダの転写ピン14の転写面である底面14cは平坦であり、赤外線検出素子のチップ底面のほぼ全面にダイボンドペーストを塗布して基板9と接合していた。これは、通常のICチップをダイボンドする場合は、ICチップの裏面が電極を構成しており、基板と電気的接続を取らなければならなかったり、ICチップの放熱性を高める必要性があったからである。

【手続補正8】

【補正対象書類名】明細書

【補正対象項目名】0010

【補正方法】変更

【補正内容】

【0010】

【発明が解決しようとする課題】上記に示したような従来の実装装置(ダイボンダ)を用いて、図5に示した赤外線検出素子1をダイボンディングする場合の問題点を図9及び図10に基づいて説明する。図9は基板9上のダイボンドペースト転写位置を示す平面図で、図7に示した転写ピン14を用いた場合、略正方形に示された赤外線検出素子の実装領域15に対し、その領域の略全域にダイボンドペースト11が塗布されることを示したものである。図10は基板9上に塗布されたダイボンドペースト11上に赤外線検出素子1を配置した状態を示す断面図である。図10に示すように、実装領域15の略全域にダイボンドペースト11を塗布した場合、赤外線検出素子1の空隙部2aから熱絶縁膜3にまでダイボンドペースト11の這い上がりが発生するため、赤外線を吸収することによってサーミスタ4で発生した熱がダイボンドペースト11を介して基板9に逃げやすくなってしまいうため素子感度の低下を招いていた。

【手続補正9】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正内容】

【0015】

【作用】図1に示すように、基板上において、実装する赤外線検出素子のワイヤボンディングパッドの下方位置にのみダイボンダペーストを局部的に供給してダイボンディングすることによって、赤外線検出素子への余分なダイボンダペーストの這い上がりを防止することができる。赤外線検出素子のワイヤボンディングパッド位置では、赤外線検出素子と基板間にダイボンダペーストが介在するため、ワイヤボンディングの際、赤外線検出素子のワイヤボンディングパッド位置にかかる外力によって赤外線検出素子のチップが割れることもない。また、ワイヤボンディングパッド位置にかかる超音波エネルギーを拡散させてしまうことがないためワイヤボンディング不良を招くこともない。

【手続補正10】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正内容】

【0016】

【実施例】図5に示した赤外線検出素子のような三次元微細加工素子は、チップ裏面で基板と電氣的接続を得る必要がなく、放熱する必要もないのでチップ裏面全面にダイボンダペーストを塗布する必要がない。しかし、ダイボンダ工程後のワイヤボンディング工程では、ワイヤボンディング時の超音波エネルギーの拡散を防止すると共にチップの破損を防止するため、チップのボンディングパッド位置では、赤外線検出素子はダイボンダペーストにて基板と接着され、支持されていることが必要である。また、センサー素子等の多くの三次元微細加工素子はCAN封止されるが、この場合、チップ周辺を完全に樹脂封止する場合に比べ、耐振動性が問題となり重要な評価項目となるので、この耐振動性の試験に耐え得るダイボンダ強度も必要である。

【手続補正11】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正内容】

【0017】図5に示した赤外線検出素子の場合、これらの条件を満たすためには、図1に示すようにしてダイボンディングを行えばよい。(a)は赤外線検出素子のワイヤボンディングパッドの下方位置にのみ局部的にダイボンダペーストを塗布して赤外線検出素子を基板に実装した状態を示す斜視図である。本願発明の半導体装置は、チップ状の半導体素子と基板を接合するダイボンダペーストの位置に特徴を有するものである。従来と同等構成については同符号を付すこととする。図において、赤外線検出素子1は、基板9上にダイボンダペースト11を介して接合されているが、ダイボンダペースト

11は、赤外線検出素子1の外周の4辺のそれぞれの中央近傍に形成されたワイヤボンディングパッド5の下方の基板上にのみ、平面視略円形状に供給されている。

(b)はB-B断面図で、赤外線検出素子1は基板9上に局部的に供給されたダイボンダペースト11によって基板9に接合されているが、赤外線検出素子1の空隙部2aへのダイボンダペースト11の余分な這い上がりは発生していない。図2は赤外線検出素子1の実装位置15に対するダイボンダペースト11の塗布位置を示した平面図である。このようにダイボンダペースト11の塗布位置を限定することによって、図1(b)に示すように、赤外線検出素子1の空隙部2aに対するダイボンダペースト11の余分な這い上がりを防止することができる。この場合、赤外線検出素子1の実装位置15に対して、図2に示すような位置にダイボンダペースト11を塗布すればよいことになる。

【手続補正12】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正内容】

【0018】図2に示した位置にダイボンダペーストを転写する場合の転写ピン16の一例を図3に示す。(a)は転写ピンの正面図、(b)は下面図である。直方体状の転写ピン16の底面には、基板のダイボンダペースト塗布位置(赤外線検出素子のワイヤボンディングパッド位置)に対応した位置に、略直方体状の突起17が形成されており、その突起17の底面17aがダイボンダペーストを付着させる転写面となるように構成されている。

【手続補正13】

【補正対象書類名】明細書

【補正対象項目名】0019

【補正方法】変更

【補正内容】

【0019】図3に示した転写ピン16を取り付けた実装装置(ダイボンダ)のボンディングペースト供給動作について図4に基づき説明する。従来例と同等構成については同符号を付すこととする。エポキシテーブル10が回転すると、エポキシテーブル10の溝11a内に溜められたダイボンダペースト11は、スキージ12によってその表面が平坦化され、溝11a内で所定の深さになる。次に、ホルダー13の先端に取り付けられた転写ピン16底面の突起17の底面17a及び側面の一部にのみダイボンダペースト11が付着するようにホルダー13が移動する。その後、ホルダー13は基板9上に移動して、転写ピン16底面の突起17に付着したダイボンダペースト11を基板9上のチップ実装位置に転写する。

【手続補正14】

【補正対象書類名】明細書

【補正対象項目名】 0 0 2 0

【補正方法】 変更

【補正内容】

【0 0 2 0】 以上のように、図 3 に示したような転写ピンを取りつけた実装装置を用いて、上記のようにダイボンドペーストを転写することによって、図 2 に示した塗布位置にダイボンドペーストを局所的に供給することができる。

【手続補正 1 5】

【補正対象書類名】 明細書

【補正対象項目名】 符号の説明

【補正方法】 変更

【補正内容】

【符号の説明】

- 1 赤外線検出素子
- 2 半導体基板
- 2 a 空隙部
- 3 熱絶縁膜
- 4 サーマスタ
- 5 ワイヤボンディングパッド
- 6 配線
- 7 搬送ステージ
- 8 キャリアフィルム
- 9 基板
- 1 0 エポキシテーブル
- 1 0 a 溝
- 1 1 ダイボンドペースト
- 1 2 スキージ
- 1 3 ホルダー
- 1 4 転写ピン
- 1 4 a 台部
- 1 4 b 転写部
- 1 4 c 底面
- 1 5 実装領域
- 1 6 転写ピン
- 1 7 突起

1 7 a 底面

【手続補正 1 6】

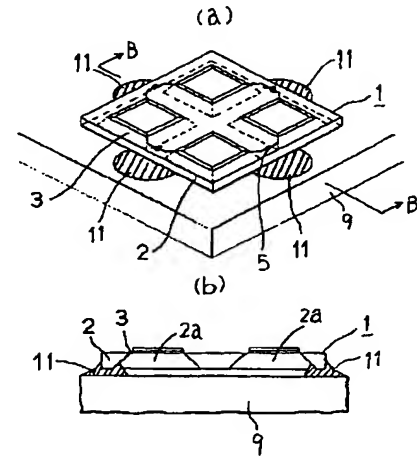
【補正対象書類名】 図面

【補正対象項目名】 図 1

【補正方法】 変更

【補正内容】

【図 1】



【手続補正 1 7】

【補正対象書類名】 図面

【補正対象項目名】 図 1 0

【補正方法】 変更

【補正内容】

【図 1 0】

